

# Étude structurelle du micro-ordinateur "Replica 1"

Pierre-Antoine

October 4, 2018

## Le coeur du système : le 6205

1. Le bus d'adressage est de 16 bits (pins A0 à A15) celui de donnée est sur 8 bits (pin D0 à D7) On a donc un espace adressable de :  $2^{16} * 8 = 64$  kilooctets.
2. Un microcontrôleur est un "tout en un" où la mémoire est incluse sur la puce, et où les pins sont alors majoritairement des entrées/sorties. Le 6205 est lui un microprocesseur en effet il ne dispose pas de broche entrées/sorties, et l'accès au bus peut se faire depuis l'extérieur, la mémoire n'est pas incluse sur la puce.
3. R1 et R4 sont des résistances de tirage, (pull-up) qui permet de fixer un état dominant (haute impédance) (ici 0) à la place d'un état récessif (ici 1)

## Etude des circuits mémoires 27C64 et 62256

1. • U3 : 27C64

- Données: 8 bits (DQ0 à DQ7)
- Adresses: 13 bits (A0 à A12)

Soit un total de  $2^{13} * 8 = 64 \text{ kbits} = 8 \text{ kilooctets}$  Il s'agit de la mémoire morte (ROM), en effet le signal d'écriture WE n'est pas utilisé sur la puce U3.

- U4 : 62256

- Données: 8 bits (D0 à D7)
- Adresses: 15 bits (A0 à A14) (le pin A15 est utilisé pour le chip select)

Soit un total de  $2^{15} * 8 = 32 \text{ kilo-octets}$  Il s'agit de la mémoire vive (RAM) en effet le signal d'écriture WE est lui branché sur la puce.

2. Étude de U4 :  $\overline{\text{CS}}$  est branché sur A15 donc l'espace de mémoire s'étend de 0000 à 7FFF.
3. Le circuit U5 est un démultiplexeur. (3 adresses d'entrée, 8 sorties)

A15	A14	A13	A12	Y_i	Adresse considérées
1	0	0	0	0	8XXX
1	0	0	1	1	9XXX
1	0	1	0	2	AXXX
1	0	1	1	3	BXXX
1	1	0	0	4	CXXX
1	1	0	1	5	DXXX
1	1	1	0	6	EXXX
1	1	1	1	7	FXXX

Ce circuit permet de sélectionner des plages de 4 kilo-octets

- Les sorties Y6 et Y7 déclenche l'accès mémoire sur U3 (ROM) les deux dernières plages EXXX et FXXX sont donc réservées pour la ROM.  $\overline{CE} = \overline{OE} = \overline{Y_6} \cdot \overline{Y_7}$
- L'espace mémoire peut se représenter ainsi:

0XXX	8XXX	...	EXXX	FXXX
RAM			ROM	

## Étude du circuit d'entrée sortie U2

- Le composant U2 possède deux registre (A et B) de 8 bits chacun ,la sélection du registre à utiliser se fait par les pins RS0 et RS1
- CS2 est relié à U5 sur la broche Y\_4 donnant accès à la plage DXXX donc U2 occupe une plage de 4 octets dans la mémoire.

0XXX	8XXX	...	DXXX	EXXX	FXXX
RAM			I/O	ROM	

## Extension de l'espace mémoire du système

- Le circuit 2114 possède une capacité mémoire de 4096 bit (512 octets) organisé en 1024 mots de 4 bits.
- Pour remplir le kilo-octet de mémoire disponible (B000 à BFFF) donc 2 circuit 2114 sont nécessaires, pour pouvoir écrire des mots de 8 bits, sur un kilo-octet.
- et 5.

0XXX	...	8XXX	AXXX	BXXX	CXXX	DXXX	EXXX	FXXX
RAM				B000 B3FF 2114	B400 BFFF 2114	I/O (U2)	ROM	

4.

